



AI on chip研發補助計畫 說明簡報

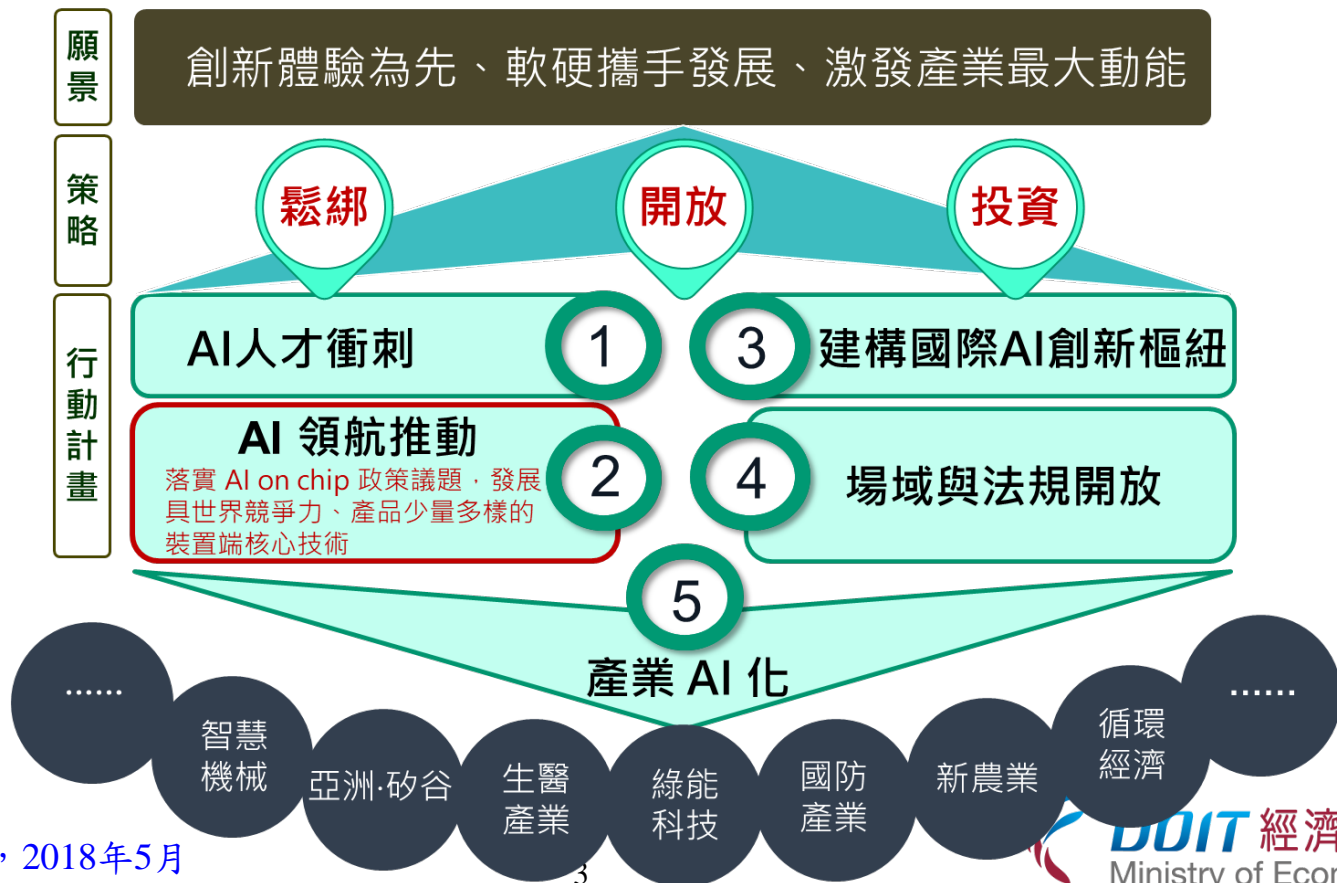
中華民國109年1月

大綱

- ✓ 背景說明
- ✓ 推動目標及策略
- ✓ 計畫簡介
- ✓ 計畫流程
- ✓ 構想審查簡報說明

背景說明

- 在全球AI浪潮下，政府與企業均積極投入AI技術開發。因應行政院「AI應用發展行動計畫」，並充分扣合行政院智慧科技SRB會議結論，將推動我國 **AI 晶片** 及產業發展。由科技會報辦公室、經濟部、科技部共議跨部會組成「AI on chip示範計畫籌備小組」，整合跨部會及產學研團隊能量，並擬定政策工具予以支持，**協助我國廠商在邊緣裝置端 AI 取得市場地位**。



推動目標與策略

- 由「AI on chip示範計畫籌備小組」產學研代表規劃 AI on chip 技術研發項目，針對**可重組AI晶片技術**、**異質整合AI晶片**、**新興運算架構AI晶片**與**AI晶片軟體編譯開發**共四個議題，制定本國AI on chip發展藍圖。



計畫簡介(1/5)

一、申請資格：由單一或多家企業聯合提出申請，如為兩家以上聯合申請，須由其中一家企業擔任主導企業向經濟部提出計畫申請，申請資格如下：

- (一)國內依法登記成立之公司。
- (二)非屬銀行拒絕往來戶，且公司淨值(股東權益)為正值。
- (三)不得為陸資投資企業(依經濟部投資審議委員會公布之最新陸資來台投資事業名錄)。





計畫簡介(2/5)

二、計畫範疇：

鼓勵企業規劃與開發符合下列規定之**創新前瞻AI晶片技術**

- (一)可在未來產業發展中，產生策略性之產品、服務或產業。
- (二)具潛力可大幅提升重要產業競爭力及附加價值。
- (三)申請本計畫之計畫內容需為本部公告之推動領域。

109年度推動領域

可重組AI晶片技術

將特定領域應用所需之深度學習(DNN)模型做共用運算分析並加以晶片化，配合軟體工具以單一晶片滿足多種AI應用，降低開發成本。此「可重組AI晶片技術」尚需包含開發特定領域AI應用所需之軟硬整合開發與驗證工具等。

異質整合AI晶片

建立混模異質整合相關技術、檢測、材料與設備之自主能量，帶動國內自元件、封測代工與系統融合應用之上中下游產業競爭力，以因應少量多樣的AI運算需求。

新興運算架構AI晶片

發展近記憶體運算架構、記憶體內運算架構、仿生運算架構或其他非馮紐曼架構之AI加速器晶片技術，並建立相關的晶片與記憶體製造技術、晶片設計、軟硬整合平台與系統驗證等關鍵技術的自主研發能量，以帶動國內在新興架構AI晶片技術發展。

AI晶片軟體編譯環境開發

發展AI訓練或推論系統之架構設計、分析、效能最佳化軟體技術，建立國內AI系統軟體及軟硬整合的自主發展能量，帶動晶片及AI應用產業的技術發展。

計畫簡介(3/5)

三、計畫期程：以3年(含)內為原則。

四、補助經費：

- (1)補助比例原則為計畫總經費40%，惟最高不超過50%，其餘部分由申請單位自籌。(相關補助經費需俟立法院預算審議結果而定，本部得視實際情況酌減或停止補助。)
- (2)研發計畫如有**垂直領域系統應用、矽智財授權(國內企業者至少兩家)者**，可於申請文件內述明具體措施，經審查委員認定，於核定計畫總經費不變的原則下，**得於核定補助款加碼5%~10%(惟加碼後之補助經費不得超過核定計畫總經費之50%)**，可授權之國內企業不得為陸資投資企業(依經濟部投資審議委員會公布之最新陸資來台投資事業名錄)。
- (3)補助科目包括創新或研究發展人員之人事費、消耗性器材及原材料費、創新或研究發展設備之使用費及維護費、無形資產之引進、委託研究費、驗證費、差旅費、專利申請費。

計畫簡介(4/5)

五、受理期間：依公告內容辦理。

六、計畫申請應備資料：

- (一)計畫申請表及申請公司基本資料表(1式2份，格式參見計畫網站)
- (二)最近3年會計師簽證之查核報告書
- (三)計畫構想審查簡報(1式10份，格式參見計畫網站)

計畫簡介(5/5)

七、計畫審查：分為**財務審查**與**技術審查**兩部分：

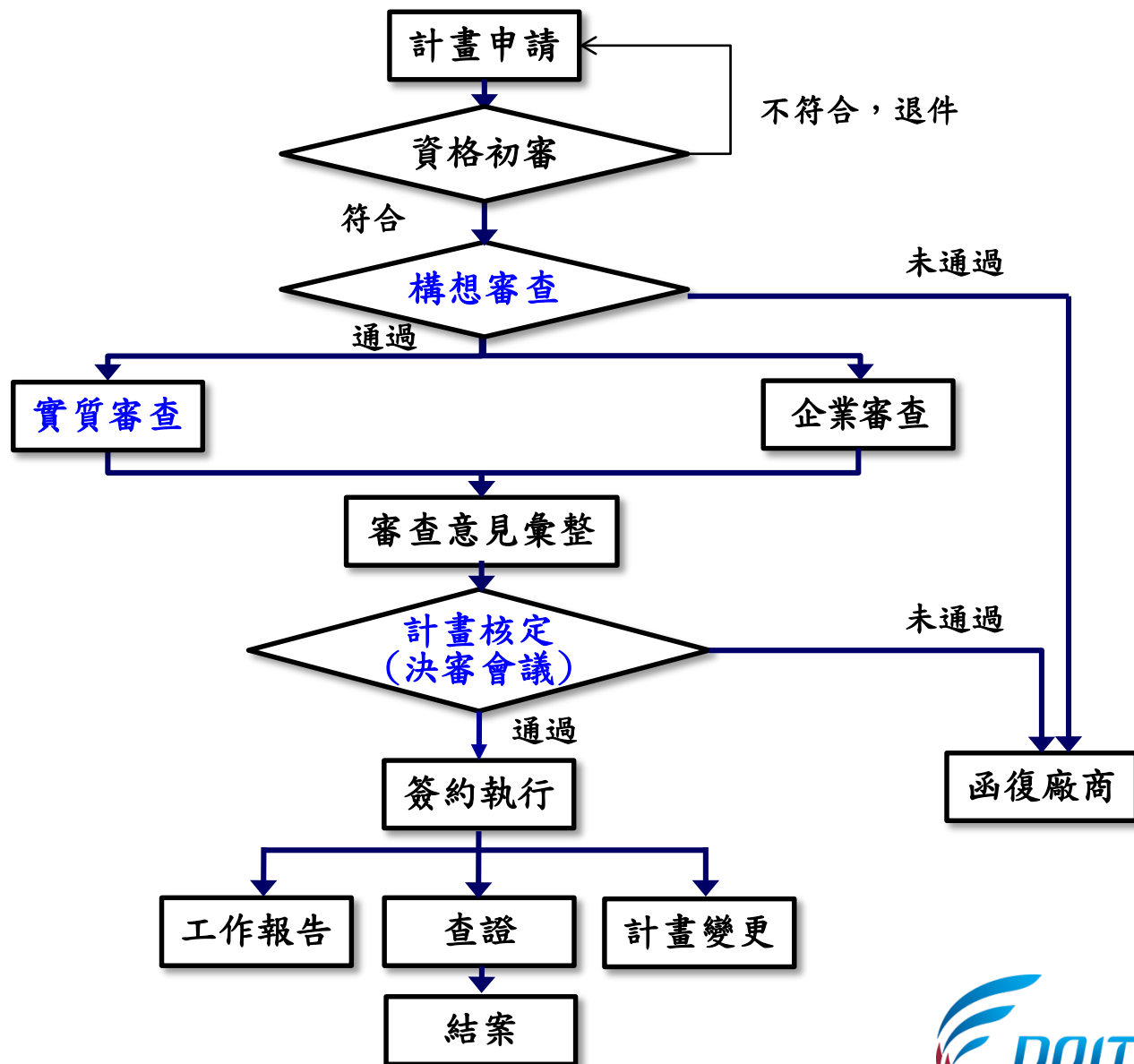
(一)財務審查：查詢申請單位及負責人等往來金融機構債票信資料。

(二)技術審查部份：依公告領域採隨到隨審，分為構想審查(簡報)及實質審查(計畫書)兩階段，通過構想審查之計畫方能進行實質審查。

八、核定方式：由本部召開**決審會議**核定。



計畫流程





構想審查簡報說明(1/8)

經濟部技術處 AI on chip 研發補助計畫 構想審查簡報

XXXX計畫

申請公司名稱

計畫期間：民國 年 月 日至 年 月

報告人：XXX



構想審查簡報說明(2/8)

簡報注意事項

- 簡報資料請準備10份。
- 全程簡報時間為30分鐘。
- 簡報內容以20頁(不計算附件)為原則。
- 請安排計畫主持人負責簡報。
- 簡報標題及重點處請加粗，每張簡報內容盡量以圖表配合說明，並請摘要重點敘述說明。
- 構想簡報大綱：
 - 公司概况及研發實績
 - 計畫主持人過去研發資歷說明
 - 需求與應用分析及國內外競爭分析
 - 計畫構想與關鍵能力分析
 - 預期效益與價值創造
 - 資源投入與風險評估
 - 聯合申請單位之分工與角色說明
 - 附件



構想審查簡報說明(3/8)

- 公司概况及研發實績(應詳加說明公司過去主要營運業務背景)
- 計畫主持人過去研發資歷說明
- 需求與應用分析及國內外競爭分析
 - 未來2-3年目標AI應用市場的概況與趨勢，包括目標客戶需求(包含終端客戶與企業客戶)，以及說明目標客戶需求的潛在發展機會與成長性，且針對潛在發展機會，分析未來有哪些競爭對象與競爭狀況，且說明針對客戶需求之競爭優勢。



構想審查簡報說明(4/8)

計畫構想與關鍵能力分析

- 請以數頁投影片說明
 - 計畫全程的產品構想與架構。
 - 本計畫所提AI on chip技術項目對目標產品/服務效能推展的關鍵性(如：對計畫目標產品/服務，具關鍵功能/效能的發展、改進或提升等)。
 - 本計畫中AI on chip相關技術項目的發展，說明產業技術缺口及本計畫擬開發技術的突破點。
 - 申請單位對該計畫之技術發展的掌握度(包含：現有技術與該計畫預期目標的差異、技術規格與時程規劃的搭配與關鍵技術的可行性)。
 - 本計畫如涉及聘任顧問、技術引進、委託研究等項目，請說明各該項目之背景、技術能力分析、必要性及權利義務歸屬問題。
 - 執行本計畫的優勢或利基(如：具備技術優勢、產品規格優勢、產品/服務成本優勢等)。
 - 計畫成果後續營運的商業規劃與發展，包括業務規劃與價值體系(含供應鏈與行銷通路，或矽智財授權規劃)。

構想審查簡報說明(5/8)

預期效益與價值創造

- 請以數頁投影片說明
 - 該計畫對申請單位營運的預期關鍵效益(如：目標客戶訂單增加、取得潛在客戶訂單、產品線數量增加、國際市場占有率提高等)。
 - 該計畫對申請單位發展策略的預期具體效益(如：技術/產品升級、人才培育、企業轉型等)。
 - 執行該計畫對產業所創造的價值(請分析短、中、長期各階段可能創造的價值，如：產業結構轉型或優化、提升附加價值、提高國際競爭力或市占率等)。
 - 執行本計畫對產業矽智財授權模式或系統創新應用效益(請分析可能創造的價值，例如產業優化、提升附加價值、提高國際競爭力或市占率等)



構想審查簡報說明(6/8)

資源投入與風險評估

- 請以數頁投影片說明
 - 該計畫人力與預定投入資源(包含：計畫管理、產品及其技術研發、產品應用發展、業務推廣等計畫人力及經費預估，且請說明關鍵人員執行計畫之實力)。
 - 技術/產品開發之風險評估及因應對策。
 - 該計畫是否涉及他人智慧財產權？若有，應如何解決？是否已掌握關鍵之智慧財產權？



構想審查簡報說明(7/8)

聯合申請單位之分工與角色說明

- 若為多家廠商聯合申請，請說明
 - －研發團隊之分工(專業分工、成果分享及使用等共識或處理說明)
 - －整合串聯及如何帶動整體產業鏈發展、或形成產業聚落等。



構想審查簡報說明(8/8)

附件：其他說明

相關資訊：

- 申請須知等相關資料皆可由計畫網站下載：<https://aiip.tdp.org.tw/>
- 計畫諮詢專線：03-591-3655
- 計畫申請專線：02-2341-2314#2208、2205
- 送件地點：100台北市重慶南路二段51號7樓

附件：AI on chip (1/2)

因應AI時代的到來，世界各國紛紛將AI列為國家戰略發展目標，然而AI改變人類社會的速度取決於AI晶片發展的速度，我國素以半導體產業傲視世界，理當在AI晶片的發展扮演重要角色。因此，行政院在「台灣AI行動計畫」的「AI領航推動」主軸下，於2018年9月結合產、官、學、研成立「AI on chip示範計畫籌備小組」，來推動本國AI晶片技術的發展。並以台灣堅實半導體產業為基礎，建構自主具隱私性、高能效AI晶片及軟體系統產業生態鏈，推動AI產業化具體實現。

相關領域鼓勵國內產業投入創新與研發，並期相關研發規劃應符合：a). 需訂定明確的研發時程與查核點指標；b). 需完成具體系統實際驗證，並提出後續成果落實生產營運之完整規劃。以下列舉「AI on chip」相關參考產品暨相關技術、應用、服務場域/領域：

附件：AI on chip (2/2)

- **建立「可重組AI晶片技術」**，將特定領域應用所需之深度學習(DNN)模型做共用運算分析並加以晶片化，配合軟體工具以單一晶片滿足多種AI應用，降低開發成本。此「可重組AI晶片技術」尚需包含開發特定領域AI應用所需之軟硬整合開發與驗證工具等。
- **建立混模異質整合相關技術、檢測、材料與設備之自主能量**，帶動國內自元件、封測代工與系統融合應用之上中下游產業競爭力，以因應少量多樣的AI運算需求。
- **發展近記憶體運算架構、記憶體內運算架構、仿生運算架構或其他非馮紐曼架構之AI加速器晶片技術**，並建立相關的晶片與記憶體製造技術、晶片設計、軟硬整合平台與系統驗證等關鍵技術的自主研發能量，以帶動國內在新興架構AI晶片技術發展。
- **發展AI訓練或推論系統之架構設計、分析、效能最佳化軟體技術**，建立國內AI系統軟體及軟硬整合的自主發展能量，帶動晶片及AI應用產業的技術發展。



簡 報 完 畢
謹 請 指 教